

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2002年12月17日

出願番号
Application Number: 特願2002-364686

[ST. 10/C]: [JP 2002-364686]

出願人
Applicant(s): 株式会社ルネサステクノロジ
株式会社ルネサス東日本セミコンダクタ

U.S. Appln. Filed 12-9-03

Inventor: M. Ito et al

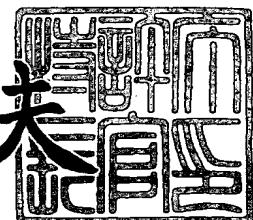
Mattingly Stanger & Major

Docket Y00-261-0ES

2003年10月21日

特許庁長官
Commissioner,
Japan Patent Office

今井康夫



【書類名】 特許願

【整理番号】 H02016831

【提出日】 平成14年12月17日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/78

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 伊藤 譲

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 武藤 晃

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 山田 富男

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 遠藤 恒雄

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 小西 聰

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 上原 一昭

【発明者】

【住所又は居所】 東京都青梅市藤橋三丁目3番地2 株式会社東日本セミ
コンダクタテクノロジーズ内

【氏名】 伊田 勤

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 小平 好二

【発明者】

【住所又は居所】 東京都小平市上水本町五丁目20番1号 株式会社日立
製作所 半導体グループ内

【氏名】 中嶋 浩一

【特許出願人】

【識別番号】 000005108

【氏名又は名称】 株式会社日立製作所

【特許出願人】

【識別番号】 000233527

【氏名又は名称】 株式会社東日本セミコンダクタテクノロジーズ

【代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【電話番号】 03-3366-0787

【手数料の表示】

【予納台帳番号】 006909

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】 半導体チップが搭載された金属板と、
前記半導体チップと電気的に接続された複数のリードと、
前記半導体チップと前記複数のリードの一部とを封止する封止体とを有し、
前記封止体の外側の前記リードに、前記リードの引き出し方向に細長く延在するスリットが形成されていることを特徴とする半導体装置。

【請求項 2】 請求項 1 記載の半導体装置であって、前記リードは、インナリードおよびアウタリードからなり、前記アウタリードのみに前記スリットが形成されていることを特徴とする半導体装置。

【請求項 3】 請求項 1 記載の半導体装置であって、前記リードは、インナリードおよびアウタリードからなり、前記リードのアウタリードに曲げ部が形成されていることを特徴とする半導体装置。

【請求項 4】 請求項 3 記載の半導体装置であって、前記曲げ部に前記スリットが形成されていることを特徴とする半導体装置。

【請求項 5】 請求項 1 記載の半導体装置であって、前記金属板はヒートシンクであることを特徴とする半導体装置。

【請求項 6】 請求項 1 記載の半導体装置であって、前記封止体は封止用樹脂によって形成されていることを特徴とする半導体装置。

【請求項 7】 請求項 1 記載の半導体装置であって、前記リードは、インナリードおよびアウタリードからなり、前記スリットによって分割された複数の個片アウタリードそれぞれの先端において、隣接する前記個片アウタリード同士が接続されていることを特徴とする半導体装置。

【請求項 8】 請求項 1 記載の半導体装置であって、前記半導体チップの電極と前記リードとが金属ワイヤによって電気的に接続されていることを特徴とする半導体装置。

【請求項 9】 請求項 1 記載の半導体装置であって、前記金属板と前記リードは重なり部分を有していることを特徴とする半導体装置。

【請求項10】 請求項1記載の半導体装置であって、前記半導体チップの出力は30ワット以上であることを特徴とする半導体装置。

【請求項11】 請求項1記載の半導体装置であって、前記半導体チップはMISFETを含み、前記リードは、一方が前記MISFETのゲート電極で、他方がドレイン電極であることを特徴とする半導体装置。

【請求項12】 半導体チップが搭載された金属板と、
前記半導体チップと電気的に接続されたインナリードとこのインナリードに繋がるアウタリードとを有し、前記アウタリードに曲げ部が形成された複数のリードと、

前記半導体チップと前記複数のリードの一部とを封止し、封止用樹脂によって形成された封止体とを有し、

前記封止体の外側の前記リードに、前記リードの引き出し方向に細長く延在するスリットが形成され、

前記曲げ部に前記スリットが形成され、前記スリットによって分割された複数の個片アウタリードそれぞれの先端において、隣接する前記個片アウタリード同士が接続されていることを特徴とする半導体装置。

【請求項13】 半導体チップが搭載され、端部に凹部が形成された金属板と、

前記半導体チップと電気的に接続された複数のリードと、
前記半導体チップと前記複数のリードの一部とを封止する封止体とを有し、
前記複数のリードそれぞれの一端が前記金属板の前記凹部上に配置されていることを特徴とする半導体装置。

【請求項14】 請求項13記載の半導体装置であって、前記複数のリードそれぞれと前記金属板との間に絶縁体が配置されていることを特徴とする半導体装置。

【請求項15】 請求項14記載の半導体装置であって、前記絶縁体は、前記封止体であることを特徴とする半導体装置。

【請求項16】 請求項13記載の半導体装置であって、前記複数のリードのインナリードと、前記金属板を支持する金属板吊り部とが同一高さに配置され

ていることを特徴とする半導体装置。

【請求項17】 半導体チップが搭載された金属板と、
前記半導体チップと電気的に接続された複数のリードと、
前記半導体チップと前記複数のリードの一部とを封止する封止体とを有し、
前記複数のリードそれぞれにおける前記封止体の外側に、前記リードの引き出
し方向に細長く延在するスリットが形成された半導体装置の製造方法であって、
前記半導体装置の選別検査を行う工程を含み、前記選別検査の前に前記スリッ
トを形成することを特徴とする半導体装置の製造方法。

【請求項18】 半導体チップが搭載された金属板と、
前記半導体チップと電気的に接続された複数のリードと、
前記半導体チップと前記複数のリードの一部とを封止する封止体とを有し、
前記複数のリードそれぞれにおける前記封止体の外側に、前記リードの引き出
し方向に細長く延在するスリットが形成された半導体装置の製造方法であって、
前記リードのアウタリードに曲げ部を形成する工程を含み、前記曲げ部を形成
する前に前記スリットを形成することを特徴とする半導体装置の製造方法。

【請求項19】 請求項18記載の半導体装置の製造方法であって、前記リ
ードはインナリードおよびアウタリードからなり、
前記スリットはアウタリード部のみに形成することを特徴とする半導体装置の製
造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、半導体製造技術に関し、特に、高出力の半導体チップが組み込まれ
た半導体装置およびその製造方法に適用して有効な技術に関する。

【0002】

【従来の技術】

従来の大電力消費の樹脂封止タイプの半導体装置では、封止樹脂内の半導体素
子搭載部であるアイランドから封止樹脂外に延びる放熱板にスリット状の孔部を
形成し、前記孔部に封止樹脂が配置されている（例えば、特許文献1参照）。

【0003】

また、大電力の半導体チップを放熱板に搭載し、かつボンディングワイヤで半導体チップと電気的に接続された幅広のリードを有する半導体装置において、幅広のリードに2つの孔部を設け、一方の孔部を樹脂周壁内に埋没させ、他方の孔部を樹脂周壁外に設けている（例えば、特許文献2参照）。

【0004】

さらに、モールド樹脂の縁に沿って幅広の放熱用リードに複数の孔を設けている（例えば、特許文献3参照）。

【0005】**【特許文献1】**

特開2000-349218号公報（第4頁、図2）

【0006】**【特許文献2】**

特開2002-76158号公報（第7頁、図6）

【0007】**【特許文献3】**

特開平11-330859号公報（第4頁、図2）

【0008】**【発明が解決しようとする課題】**

動作周波数が高く、高出力の半導体チップを有する半導体装置では、幅広のリードを採用することが有効であるが、電極容量の確保とリードストレスに問題を生じる。

【0009】

そこで、本発明者は、電極容量の確保とリードストレスに有効な手段としてセラミック板を組み込んだセラミックパッケージを検討したが、リードをセラミック板に銀口ウ付けによって接続しなければならず、銀口ウ付けに手間がかかり、さらに材料コストの高いヒートシンクを用いなければならないため、パッケージコストが高いことが問題である。

【0010】

また、セラミックパッケージでは、気密テストと異物封入テストが必要となり、パッケージの組み立てコストが高くなることが問題である。

【0011】

なお、前記特許文献1と特許文献3に示す構造では、リードに設けられた孔が封止樹脂の内側と外側に跨がっているため、封止体の外側の孔の一部に封止用樹脂が流れ込み、パッケージ組み立て後に樹脂片が脱落してパッケージ実装時などに悪影響を及ぼすことが問題となる。

【0012】

本発明の目的は、リードストレスを緩和して信頼性の向上を図る半導体装置およびその製造方法を提供することにある。

【0013】

本発明のその他の目的は、電極容量の確保を図る半導体装置およびその製造方法を提供することにある。

【0014】

さらに、本発明のその他の目的は、コストの低減化を図る半導体装置およびその製造方法を提供することにある。

【0015】

さらに、本発明のその他の目的は、レジンバリの発生を低減する半導体装置およびその製造方法を提供することにある。

【0016】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

【0017】

【課題を解決するための手段】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、以下のとおりである。

【0018】

すなわち、本発明は、半導体チップが搭載された金属板と、前記半導体チップと電気的に接続された複数のリードと、前記半導体チップと前記複数のリードの

一部とを封止する封止体とを有し、前記複数のリードそれぞれにおける前記封止体の外側に、前記リードの引き出し方向に細長く延在するスリットが形成されているものである。

【0019】

また、本発明は、半導体チップが搭載された金属板と、前記半導体チップと電気的に接続された複数のリードと、前記半導体チップと前記複数のリードの一部とを封止する封止体とを有し、前記複数のリードそれぞれにおける封止体の外側に、前記リードの引き出し方向に細長く延在するスリットが形成された半導体装置の製造方法であり、前記半導体装置の選別検査を行う工程を含み、少なくとも前記選別検査の前に前記スリットを形成するものである。

【0020】

【発明の実施の形態】

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において、同一の機能を有する部材には同一の符号を付し、その繰り返しの説明は省略する。

【0021】

図1は本発明の実施の形態の半導体装置の構造の一例を示す斜視図、図2は図1のA-A線に沿って切断した断面図と静電容量形成状態を示す部分拡大断面図、図3は図1に示す半導体装置の基板への実装状態の一例を示す平面図、図4は図3のA-A線に沿って切断した断面の構造を拡大して示す部分拡大断面図、図5は図1に示す半導体装置に搭載される伝送線路基板の構造の一例を示す平面図、図6は図5に示す伝送線路基板の構造を示す側面図、図7は図1に示す半導体装置の組み立てに用いられるヒートシンクの構造の一例を示す平面図、図8は図7に示すヒートシンクの長手方向の構造を示す側面図、図9は図7に示すヒートシンクの幅方向の構造を示す側面図、図10はリードフレームの構造の一例を示す平面図、図11は図10に示すリードフレームの長手方向の構造を示す側面図、図12は図10に示すリードフレームの幅方向の構造を示す側面図、図13はリードフレームとヒートシンクを接合したシステム構造の一例を示す平面図、図14は図13に示すシステム構造の長手方向の構造を示す側面図、図15は図13に

示すシステム構造の幅方向の構造を示す側面図、図16はダイボンディング後の構造の一例を示す平面図、図17は伝送線路基板搭載後の構造の一例を示す平面図、図18はワイヤボンディング後の構造の一例を示す平面図、図19は樹脂モールディング後の構造の一例を示す平面図、図20はリード切断後の構造の一例を示す平面図、図21は図20に示す構造の側面図、図22はリード成形後の構造の一例を示す平面図、図23は図22に示す構造の側面図、図24は金属板吊り部切断後の構造の一例を示す平面図、図25は図24に示す構造の側面図、図26は比較例の半導体装置の組み立ての樹脂モールディングによって発生するレジンバリの付着状態の構造を示す平面図、図27は図26に示すレジンバリのリード表面への付着状態を示す部分拡大平面図、図28は図1に示す半導体装置の組み立てにおける樹脂モールディング時の金型クランプ状態の構造の一例を示す断面図、図29は選別状態の構造の一例を示す平面図、図30は図29のA-A線に沿って切断した断面の構造を示す部分拡大断面図、図31は図1に示す半導体装置におけるインナリードと金属板吊り部の高さの関係を示す部分断面図、図32および図33はそれぞれ本発明の変形例の半導体装置におけるインナリードと金属板吊り部の高さの関係を示す部分断面図である。

【0022】

図1、図2に示す本実施の形態の半導体装置は、動作周波数が高く、かつ高出力の半導体チップを有した樹脂封止型の半導体パッケージであり、ここでは、前記半導体装置の一例として、MOSFET (Metal Oxide Semiconductor Field Effect Transistor) 6を取り上げて説明する。

【0023】

なお、本実施の形態のMOSFET 6は、例えば、携帯電話機の基地局に設置されるものであり、主に、0.8～2GHz帯で使用され、30W（ワット）以上の高出力の半導体チップを搭載している。ただし、250Wクラスの高出力特性が要求される場合もある。

【0024】

MOSFET 6の構成について説明すると、複数の半導体チップが搭載された金属板であるヒートシンク5と、前記半導体チップと電気的に接続された複数の

インナリード1aと、前記複数の半導体チップと複数のインナリード1aとを樹脂封止する封止体3と、前記半導体チップの電極とこれに対応するインナリード1aとを電気的に接続する複数のワイヤ（金属ワイヤ）4と、インナリード1aに繋がり、かつ封止体3の外部に露出する幅広のアウタリード1bとを有しており、封止体3の外側のアウタリード1bに、図1に示すようにアウタリード1bの引き出し方向に細長く延在する複数のスリット1cが形成されている。

【0025】

このスリット1cは、MOSFET6実装後にアウタリード1bに熱応力などによってリードストレスが掛かった際に、このリードストレスを緩和させるものである。

【0026】

すなわち、本実施の形態のMOSFET6では、アウタリード1bにその引き出し方向に細長く延在する複数のスリット1cが形成されていることにより、アウタリード1bの剛性を小さくできるとともに、リード引き出し方向に平行な方向にかかるリードストレスを分散して緩和させることができる。

【0027】

また、本実施の形態のMOSFET6では、アウタリード1bに、曲げ成形による曲げ部1dが形成されており、図2に示すようにアウタリード1bはガルウイング状に形成されている。

【0028】

これにより、リード引き出し方向に平行な方向にかかるリードストレスを緩和させることができる。

【0029】

さらに、各スリット1cは曲げ部1dに形成されており、曲げ部1dとスリット1cとでリードストレスを十分に吸収し、リードストレスを緩和させることができる。

【0030】

なお、各スリット1cは、アウタリード1bのみに形成されていることが好ましい。すなわち、封止体3の側壁の外側のアウタリード1bのみにスリット1c

を設けることにより、樹脂モールディング時に封止用樹脂はスリット1c内に流れ込まないため、スリット1c内に封止用樹脂が配置されず、組み立て後にレジン異物として脱落することを防止できる。

【0031】

その結果、MOSFET6の実装時の前記レジン異物などによる実装不良の発生を低減することができ、MOSFET6の製造コストを低減することができるとともに、実装における信頼性の低下を防ぐことができる。

【0032】

本実施の形態のMOSFET6では、ヒートシンク5の上面5aにはMOS-Cチップ7とFETチップ2と伝送線路基板8とが搭載されている。

【0033】

また、封止体3から外部に突出し、かつ対向して配置されたアウタリード1bのうち、一方のアウタリード1bが入力側すなわちゲート電極であり、他方が出力側すなわちドレイン電極であり、さらに、ヒートシンク5がGND電位すなわちソース電極となっており、図4に示すようにMOSFET6の実装時には、ヒートシンク5の裏面5bをはんだ11を介してラジエータ9などとGND接続する。

【0034】

また、封止体3内において、ゲート側のインナリード1aは、MOS-Cチップ7とワイヤ4によって電気的に接続され、また、MOS-Cチップ7はFETチップ2ともワイヤ4で電気的に接続されている。さらに、FETチップ2は、伝送線路基板8ともワイヤ4で電気的に接続され、伝送線路基板8はドレイン側のインナリード1aともワイヤ4で電気的に接続されている。

【0035】

したがって、MOS-Cチップ7には、入力側（ゲート側）の整合回路が形成されており、一方、伝送線路基板8にはインピーダンスロスも考慮された出力側（ドレイン側）の整合回路が形成されている。

【0036】

図5、図6に示すように、伝送線路基板8は、ベースが高誘電率のセラミック

基板8cであり、その表面に大きな面積のAl（アルミニウム）電極8aが形成され、さらにその反対側の面には、AuSnなどからなるGND端子8bが形成されており、マイクロストリップライン構造のものである。

【0037】

なお、伝送線路基板8の誘電率は、例えば、 $\epsilon = 3.8$ または $\epsilon = 1.40$ などである。

【0038】

また、ヒートシンク5は、例えば、モリブデンあるいはタンクステンなどを含む銅合金によって形成されている。

【0039】

さらに、封止体3は、例えば、エポキシ系樹脂などの樹脂モールディング可能な封止用樹脂を用いて形成されており、例えば、誘電率 $\epsilon = 4$ 程度のものである。

【0040】

次に、本実施の形態のMOSFET6の実装構造について説明する。

【0041】

図3および図4は、本実施の形態のMOSFET6をプリント配線基板などの実装基板10に実装した状態を示すものであり、例えば、携帯電話機の基地局などに実装する場合、MOSFET6のヒートシンク5が基地局アンプのラジエータ9にはんだ11を介して接続され、さらに、ゲート側とドレイン側のアウタリード1bそれがラジエータ9上に配置された実装基板10の銅箔などからなる配線10aに、はんだ12によって接続される。

【0042】

なお、実装基板10のMOSFET6のアウタリード1bと接続する配線10aではストリップラインが形成されている。

【0043】

また、ヒートシンク5はラジエータ9に対してねじ留めによって固定されてもよい。さらに、図3に示すように、実装基板10上には、MOSFET6の他にチップコンデンサ13などの電子部品が実装されている。

【0044】

MOSFET6の実装基板10への実装時には、はんだ付けの熱ストレスが印加され、さらに実際の基地局での実装状態ではON/OFFや気温変化による熱ストレスが印加されるが、本実施の形態のMOSFET6では、幅広のアウタリード1bにその引き出し方向に対して平行に細長い複数のスリット1cが形成されているため、アウタリード1bの面積が減ってアウタリード1bの剛性を小さくできるとともに、リードに対する熱ストレス（リードストレス）を分散させることができ、熱ストレスを緩和することができる。

【0045】

さらに、アウタリード1bにガルウイング状の曲げ部1dが形成されており、この曲げ部1dにスリット1cが形成されているため、幅広のアウタリード1bであっても曲げ部1dが撓んでリードストレスを吸収できる。

【0046】

したがって、リードフレームを緩和してリードストレスによるMOSFET6内部でのワイヤ切断などを低減することができ、MOSFET6の信頼性の向上を図ることができる。

【0047】

また、本実施の形態のMOSFET6では、図1に示すように、スリット1cによって分割された複数の個片アウタリード1fそれぞれの先端において、隣接する個片アウタリード1f同士が接続されている。

【0048】

すなわち、各アウタリード1bにおいてスリット1cにより分割された複数の個片アウタリード1fそれぞれの先端が繋がった状態となっている。これにより、個片アウタリード1fがばらけずに1つのアウタリード1bとして一体の形状を保てるため、コプラナリティ（リード先端の高さのばらつき）の低下を防ぐことができる。

【0049】

その結果、パッケージ組み立てなどの工程間搬送においてコプラナリティが低下することを防げるとともに、携帯電話機の基地局などで実装する際の高精度の

コプラナリティ要求にも対応することができる。

【0050】

また、本実施の形態のMOSFET 6は、携帯電話機の基地局などに搭載される場合が多く、したがって、主に0.8～2GHz帯で使用されるが、その際、250W（ワット）クラスの高出力特性が要求される場合がある。そこで、高出力特性を達成させるため、大電流を流せる半導体チップが必要となる。したがって、チップ部の容量が大きくなり、低インピーダンス特性になる。このため、1.5GHz帯以上の用途には、リード端子のインピーダンスを高くする内部整合回路が必要になる。

【0051】

実際の整合回路は、半導体チップ上の酸化膜を介してワイヤ4とアルミニウム（A1）電極またはAu電極とで容量を形成するか、またはストリップライン基板（伝送線路基板8）とパッケージの電極容量を用いて整合回路を形成する。本実施の形態のMOSFET 6では、パッケージの電極容量をインナリード1aとヒートシンク5との間隙で形成している。

【0052】

すなわち、本実施の形態のMOSFET 6では、図2の拡大図に示すように、金属板であるヒートシンク5とインナリード1aは重なり部分を有しており、両者によって挟まれた領域で静電容量が形成される。なお、本実施の形態のMOSFET 6は、樹脂モールディングによる樹脂封止型のパッケージであるため、樹脂モールディング時にヒートシンク5とインナリード1aとによって挟まれた領域には封止用樹脂が入り込む。つまり、ヒートシンク5とインナリード1aとによって挟まれた領域には封止体3からなる絶縁体が配置され、この封止体3をインシュレータ（誘電体）として静電容量を形成する。

【0053】

ここで、例えば、セラミックの誘電率（ ϵ ）は、約10であるが、封止用樹脂の誘電率（ ϵ ）は、約4である。したがって、本実施の形態のMOSFET 6のように、樹脂封止型のパッケージでセラミックパッケージと同等のパッケージ容量を形成するためには、インナリード1aとヒートシンク5との間隔をセラミック

クパッケージの場合の約40%にするか、もしくはインナリード1aの面積を約2.5倍にする必要がある。

【0054】

そこで、本実施の形態のMOSFET6では、インナリード1aのワイヤ接続領域に可能な限り有効な領域（孔が形成されていない領域）を有することが好ましく、したがって、MOSFET6では、インナリード1aのワイヤ接続領域にはスリット1cを設けないことにより、必要な静電容量を確保している。

【0055】

次に、本実施の形態のMOSFET6において、ヒートシンク5とインナリード1aとの間に間隔を形成する方法について説明する。

【0056】

MOSFET6において容量を形成するためにはインナリード1aとヒートシンク5との間に間隔を保つことが必要である。

【0057】

そこで、本実施の形態のMOSFET6では、図2に示すように、ヒートシンク5の上面5aの対向する2辺の端部に上面5aより凹んだ凹部5cを設け、この凹部5cの上に所定の間隔をおいてインナリード1aの一端が配置されている。

【0058】

すなわち、ヒートシンク5のインナリード1aと重なる箇所にその上面5aより凹んだ凹部5cを形成することにより、ヒートシンク5とインナリード1aとの間に所望の間隔が形成される。

【0059】

なお、MOSFET6の組み立てにおいて、リードフレーム1段階で、インナリード1aと同一の高さに配置されたリードフレーム1の金属板吊り部1eとヒートシンク5の上面5aとを接合することにより、組み立て後のMOSFET6では、図3-1に示すようにヒートシンク5を支持する金属板吊り部1eと各インナリード1aとが同一高さに配置されている。

【0060】

つまり、本実施の形態のMOSFET 6では、各インナリード1aおよび各金属板吊り部1eに曲げ成形が行われていないため、各インナリード1aおよび各金属板吊り部1eが同一高さに配置され、各インナリード1aとヒートシンク5との間に凹部5cの深さに相当する間隔が形成されることになる。

【0061】

これに対して、図32は変形例のMOSFET 6の構造を示すものであり、ヒートシンク5と金属板吊り部1eとの間にスペーサ部材18を介在させることにより、ヒートシンク5と各インナリード1aとの間にスペーサ部材18の厚さに相当する間隔を形成するものである。

【0062】

また、図33に示す変形例のMOSFET 6は、金属板吊り部1eに曲げ成形を行ってヒートシンク5とインナリード1aとの間に所望の間隔を形成するものである。

【0063】

図32に示す変形例のスペーサ部材18を使用した構造では、スペーサ部材18の表裏両面でそれぞれ金属板吊り部1eとヒートシンク5とに接続することになる。その際、接続は、例えば、銀口ウ付けで行うため、ヒートシンク5と金属板吊り部1eとの距離の公差が大きくなる。つまり、ヒートシンク5と金属板吊り部1eとの距離に対して、スペーサ部材18の表裏2箇所の銀口ウ付けの厚さ公差が大きく影響するとともに、スペーサ部材18そのものの厚さ公差も影響する。

【0064】

これに対して、図31に示す本実施の形態のMOSFET 6の構造では、ヒートシンク5と金属板吊り部1eとを直接銀口ウ付けなどで接続している。この場合、銀口ウ付けがパッケージ厚さ方向に対して1箇所であり、かつスペーサ部材18を介在させないため、金属板吊り部1eとヒートシンク5との距離のばらつきを、スペーサ部材18を用いた図32に示す構造に比較して非常に小さくできる。

【0065】

ここで、MOSFET 6 における金属板吊り部 1e とヒートシンク 5 との距離のばらつきの影響について説明する。

【0066】

図26および図27は、樹脂モールディング時のレジンバリ14の発生状態を示したものであり、本実施の形態のMOSFET 6 では、金属板吊り部 1e とヒートシンク 5 との距離のばらつきがレジンバリ14の発生量に対して影響を及ぼす。

【0067】

すなわち、図28に示すように、樹脂モールディング工程において、モールド金型の上型 15 と下型 16 とでリードフレーム 1 およびヒートシンク 5 をクランプした際、上型 15 のクランプ面 15a をモールド基準 (P) として、下型 16 のクランプ面 16a によってアウタリード 1b の裏面 1g とヒートシンク 5 の裏面 5b を一緒にクランプしなければならない。この時、クランプ面 16a とアウタリード 1b の裏面 1g もしくはキャビティ面 16b とヒートシンク 5 の裏面 5b との間に隙間が形成されていると、図26および図27の比較例に示すようなアウタリード表面のレジンバリ14もしくはヒートシンク裏面のレジンバリ14が発生することになる。レジンバリ14は、ミクロンオーダーの薄膜状のバリである。

【0068】

そこで、下型 16 のクランプ面 16a とアウタリード 1b の裏面 1g との間、およびキャビティ面 16b とヒートシンク 5 の裏面 5b との間に隙間を生じないようにするために、金型クランプ時に、それぞれアウタリード 1b とヒートシンク 5 を数 μ m～数十 μ m 押さえ潰す必要があり、アウタリード 1b の厚さを (T) 、ヒートシンク 5 の厚さを (L) とすると、モールド基準 (P) からアウタリード 1b の裏面 1g までの距離に対応した金型上の距離 BL は、 (T) より僅かに小さく設定する必要があり、また、モールド基準 (P) からヒートシンク 5 の裏面 5b までの距離に対応した金型上の距離 BH は、 (T+L) より僅かに小さく設定する必要がある。

【0069】

すなわち、前記関係において、金属板吊り部1eとヒートシンク5との距離のばらつきは、前記距離BLおよび前記距離BHの数値に大きな影響を及ぼすことになり、リード側とヒートシンク側のレジンバリ発生の関係がトレードオフとなって何れかのレジンバリ14の発生につながる。

【0070】

したがって、図31に示す本実施の形態のMOSFET6のように、ヒートシンク5の上面5aに凹部5cを形成して金属板吊り部1eとヒートシンク5とを銀口ウ付けなどで直接接合する構造は、金属板吊り部1eとヒートシンク5との距離のばらつきを低減できるため、図26に示すようなレジンバリ14の発生を低減することができ、その結果、MOSFET6を低コストで製造することができる。

【0071】

さらに、レジンバリ14の発生を低減できるため、MOSFET6の実装時のレジンバリ14による実装不良を低減することができ、MOSFET6の信頼性を向上させることができる。

【0072】

なお、図33に示す変形例のMOSFET6では、金属板吊り部1eに曲げ成形を行っているため、図28に示す上型15のヒートシンク5を押さえ付けるクランプ部15bと金属板吊り部1eとを挟む箇所に段差が生じるため、レジンバリ14の発生ポテンシャルが増える。

【0073】

したがって、図31に示す本実施の形態のMOSFET6のように、ヒートシンク5の上面5aの端部に凹部5cを形成することによりインナリード1aとヒートシンク5との間に所望の間隔を形成しつつ、金属板吊り部1eとヒートシンク5とを銀口ウ付けなどで直接接合する構造にすることが好ましい。

【0074】

ただし、図32の変形例に示すスペーサ部材18を介在させる構造や図33の変形例に示す金属板吊り部1eに曲げ成形を行う構造であっても、アウタリード1bにスリット1cを設けることにより、あるいはアウタリード1bに曲げ部1

d とスリット $1\ c$ とを設けることにより、図3 1に示すMOSFET 6と同様に、リードストレスを緩和してMOSFET 6の信頼性の向上を図る効果は得るこことができる。

【0075】

また、図1、図2および図3 1に示す本実施の形態のMOSFET 6は、従来のセラミックパッケージに比較して、樹脂封止型であること、銀ロウ付けの箇所を低減できること、リードをセラミック板に銀ロウ付けしない構造上材料コストの高いヒートシンク5を小さくできることなどにより、パッケージコストを低減することができる。

【0076】

さらに、樹脂封止型であるため、従来のセラミックパッケージで行われている気密テストや異物封入テストを行わなくて済むため、MOSFET 6の組み立てコストの低減化を図ることができる。

【0077】

次に、本実施の形態のMOSFET 6の製造方法について説明する。

【0078】

まず、図7～図9に示すヒートシンク5を準備する。

【0079】

なお、ヒートシンク5には、その上面5 aの長手方向の対向する2辺の端部に凹部5 cが形成されている。ヒートシンク5は、Si（シリコン）と熱膨張係数が近く、放熱性の良い金属材料、例えば、銅-タンゲステン合金や銅-モリブデン合金などの材料によって形成されていることが好ましく、切削あるいはプレス加工などによって形成される。また、ヒートシンク5にはその表面にニッケルめっきが施されている。

【0080】

その後、図10～図12に示すリードフレーム1を準備する。

【0081】

リードフレーム1は、複数のインナリード1 aおよびアウターリード1 b、2つの金属板吊り部1 e、およびこれらを連結する枠部1 hを有している。

【0082】

なお、ここで準備するリードフレーム1には、予めアウタリード1bに複数のスリット1cが形成されている。さらに、図11および図12に示すようにリードフレーム1には曲げが形成されておらず、平坦な板状のものである。

【0083】

また、リードフレーム1は、ヒートシンク5と熱膨張係数が近いコバルトを含む合金や鉄-ニッケル合金などの材料により、エッティングまたはプレス加工で形成されたものであり、表面に、例えば、ニッケルめっきなどが施されている。

【0084】

その後、リードフレーム1とヒートシンク5とを接合して図13～図15に示すシステム構造を形成する。

【0085】

その際、リードフレーム1の金属板吊り部1eとヒートシンク5の上面5aとを銀口ウ付けによって接合し、さらに、下地めっきとして、例えば、ニッケルめっきを施すとともに、表面めっきとして金めっきを施す。

【0086】

その後、図16に示すヒートシンク5へのチップ搭載であるダイボンディングを行う。

【0087】

ここでは、例えば、約430°Cで加熱し、AuSi共晶によってMOS-Cチップ7とFETチップ2をヒートシンク5の上面5aに接続する。

【0088】

その後、図17に示す伝送線路基板8の搭載を行う。

【0089】

ここでは、例えば、約330°Cで加熱し、AuSn付けによって伝送線路基板8をヒートシンク5の上面5aに接続する。

【0090】

その後、図18に示すワイヤボンディングを行う。

【0091】

例えば、アルミニウムのワイヤ4を用いて、常温での超音波ボンディングによってワイヤボンディングを行う。その際、ワイヤ4によってインナリード1aとMOS-Cチップ7とを接続し、さらにMOS-Cチップ7とFETチップ2とをワイヤ4で接続し、さらにFETチップ2と伝送線路基板8とをワイヤ4で接続し、さらに伝送線路基板8とインナリード1aとをワイヤ4で接続する。

【0092】

その後、ワイヤ4の接続状態などを実体顕微鏡によって検査する。

【0093】

その後、図19に示すように、例えば、誘電率 $\epsilon = 4$ 程度のエポキシ樹脂などを用いてトランスファーモールドによって樹脂モールディングを行い、封止体3を形成する。

【0094】

その際、リードフレーム1が平坦であり、かつ金属板吊り部1eとヒートシンク5とを銀口ウ付けなどで直接接合する構造であるため、金属板吊り部1eとヒートシンク5との距離のばらつきを低減でき、その結果、図26に示すようなレジンバリ14の発生を低減することができる。

【0095】

その後、レーザなどを用いてマーキングを行い、図22に示すような封止体3の表面に製品型番やロット番号などのマーク17を付す。

【0096】

その後、図20および図21に示すようにリード切断を行う。

【0097】

ここでは、リードフレーム1の枠部1hを切断して枠部1hからアウタリード1bと金属板吊り部1eを分離する。

【0098】

その後、図29および図30に示すような測定基板19上にMOSFET6を装着してMOSFET6の特性選別検査を行う。

【0099】

測定基板19上には、GNDパターン19aと、入力信号パターン19bと、

出力信号パターン19cとが形成され、GNDパターン19aはスルーホール19dを介して基板裏面に配置されたラジエータ9とGND接続されている。

【0100】

また、測定基板19上には、チップ抵抗23、セラミックコンデンサ24、電解コンデンサ25、貫通コンデンサ26およびエアトリマーコンデンサ27などの電子部品が搭載されている。なお、入力信号パターン19bは、同軸ケーブル21を介してRF入力コネクタ20と接続され、一方、出力信号パターン19cは、同軸ケーブル21を介して出力コネクタ22と接続されている。

【0101】

また、ゲート側は、入力信号パターン19bがチップコンデンサ13、エアトリマーコンデンサ27、チップ抵抗23および貫通コンデンサ26などを介してゲートバイアス(VGG)電源Eに接続され、ドレイン側は、出力信号パターン19cがチップコンデンサ13、エアトリマーコンデンサ27および貫通コンデンサ26などを介してドレインバイアス(VDD)電源Fに接続されている。

【0102】

このような測定基板19において、ゲート側のアウタリード1bと入力信号パターン19bとが電気的に接続し、かつ、ドレイン側のアウタリード1bと出力信号パターン19cとが電気的に接続するようにMOSFET6を装着し、特性選別検査を行う。

【0103】

その際、各アウタリード1bが入力信号パターン19bや出力信号パターン19cから離れないように、図30に示すように、押圧板28によってリード押さえ部材29を介して各アウタリード1bを押圧する。押圧板28は、例えば、アクリルなどによって形成され、リード押さえ部材29は、例えば、シリコーンゴムなどによって形成されている。

【0104】

本実施の形態のMOSFET6では、各アウタリード1bに複数の細長いスリット1cが形成されているため、各アウタリード1bの剛性が小さくなってしまっており、したがって、リード押さえ部材29から押圧された際の各アウタリード1bの

リードストレスを緩和することができ、アウタリード1bと入力信号パターン19bおよび出力信号パターン19cとの密着度を向上することができる。

【0105】

その結果、測定の精度を向上させることができる。

【0106】

さらに、特性選別検査の段階では、各アウタリード1bには曲げが形成されておらず平坦であるため、各アウタリード1bと入力信号パターン19bおよび出力信号パターン19cとの接触を良好にすことができる、測定誤差を少なくすることができる。

【0107】

前記特性選別検査後、図22および図23に示すように、各アウタリード1bにガルウィング状の曲げ成形を行って曲げ部1dを形成するとともに、図24および図25に示すように、金属板吊り部1eを切断分離してMOSFET6の組み立てを完了する。

【0108】

以上、本発明者によってなされた発明を発明の実施の形態に基づき具体的に説明したが、本発明は前記発明の実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることは言うまでもない。

【0109】

例えば、前記実施の形態では、各アウタリード1bに予めスリット1cが形成されたリードフレーム1を準備してMOSFET6を組み立てる場合を説明したが、スリット1cは、少なくとも特性選別検査の前に形成されていればよく、特性選別検査時にスリット1cが形成されていることにより、特性選別検査時のリードストレス緩和の効果を得ることができる。

【0110】

また、少なくとも曲げ部1dを形成する前にスリット1cを形成することにより、各アウタリード1bの剛性が小さくなるため、アウタリード1bの曲げ成形の際に、各リードの曲げを容易に行うことができる。

【0111】

ただし、アウタリード1bのスリット1cは、リードフレーム1の形成時に形成することが好ましい。

【0112】

【発明の効果】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

【0113】

複数のリードそれぞれにおける封止体の外側に、リードの引き出し方向に細長く延在するスリットが形成されているため、リードの剛性が小さくなり、リードに応力が掛かった際のリードストレスを緩和することができる。その結果、半導体装置の信頼性の向上を図ることができる。

【図面の簡単な説明】

【図1】

本発明の実施の形態の半導体装置の構造の一例を示す斜視図である。

【図2】

図1のA-A線に沿って切断した断面図と静電容量形成状態を示す部分拡大断面図である。

【図3】

図1に示す半導体装置の基板への実装状態の一例を示す平面図である。

【図4】

図3のA-A線に沿って切断した断面の構造を拡大して示す部分拡大断面図である。

【図5】

図1に示す半導体装置に搭載される伝送線路基板の構造の一例を示す平面図である。

【図6】

図5に示す伝送線路基板の構造を示す側面図である。

【図7】

図1に示す半導体装置の組み立てに用いられるヒートシンクの構造の一例を示

す平面図である。

【図8】

図7に示すヒートシンクの長手方向の構造を示す側面図である。

【図9】

図7に示すヒートシンクの幅方向の構造を示す側面図である。

【図10】

図1に示す半導体装置の組み立てに用いられるリードフレームの構造の一例を示す平面図である。

【図11】

図10に示すリードフレームの長手方向の構造を示す側面図である。

【図12】

図10に示すリードフレームの幅方向の構造を示す側面図である。

【図13】

図1に示す半導体装置の組み立てにおけるリードフレームとヒートシンクを接合したシステム構造の一例を示す平面図である。

【図14】

図13に示すシステム構造の長手方向の構造を示す側面図である。

【図15】

図13に示すシステム構造の幅方向の構造を示す側面図である。

【図16】

図1に示す半導体装置の組み立てにおけるダイボンディング後の構造の一例を示す平面図である。

【図17】

図1に示す半導体装置の組み立てにおける伝送線路基板搭載後の構造の一例を示す平面図である。

【図18】

図1に示す半導体装置の組み立てにおけるワイヤボンディング後の構造の一例を示す平面図である。

【図19】

図1に示す半導体装置の組み立てにおける樹脂モールディング後の構造の一例を示す平面図である。

【図20】

図1に示す半導体装置の組み立てにおけるリード切断後の構造の一例を示す平面図である。

【図21】

図20に示す構造の側面図である。

【図22】

図1に示す半導体装置の組み立てにおけるリード成形後の構造の一例を示す平面図である。

【図23】

図22に示す構造の側面図である。

【図24】

図1に示す半導体装置の組み立てにおける金属板吊り部切断後の構造の一例を示す平面図である。

【図25】

図24に示す構造の側面図である。

【図26】

比較例の半導体装置の組み立ての樹脂モールディングによって発生するレジンバリの付着状態の構造を示す平面図である。

【図27】

図26に示すレジンバリのリード表面への付着状態を示す部分拡大平面図である。

【図28】

図1に示す半導体装置の組み立てにおける樹脂モールディング時の金型クランプ状態の構造の一例を示す断面図である。

【図29】

図1に示す半導体装置の組み立てにおける選別状態の構造の一例を示す平面図である。

【図30】

図29のA-A線に沿って切断した断面の構造を示す部分拡大断面図である。

【図31】

図1に示す半導体装置におけるインナリードと金属板吊り部の高さの関係を示す部分断面図である。

【図32】

本発明の変形例の半導体装置におけるインナリードと金属板吊り部の高さの関係を示す部分断面図である。

【図33】

本発明の変形例の半導体装置におけるインナリードと金属板吊り部の高さの関係を示す部分断面図である。

【符号の説明】

- 1 リードフレーム
- 1 a インナリード
- 1 b アウタリード
- 1 c スリット
- 1 d 曲げ部
- 1 e 金属板吊り部
- 1 f 個片アウタリード
- 1 g 裏面
- 1 h 枠部
- 2 F E Tチップ
- 3 封止体
- 4 ワイヤ (金属ワイヤ)
- 5 ヒートシンク (金属板)
- 5 a 上面
- 5 b 裏面
- 5 c 凹部
- 6 M O S F E T (半導体装置)

- 7 MOS-Cチップ
- 8 伝送線路基板
- 8 a A1電極
- 8 b GND端子
- 8 c セラミック基板
- 9 ラジエータ
- 10 実装基板
- 10 a 配線
- 11, 12 はんだ
- 13 チップコンデンサ
- 14 レジンバリ
- 15 上型
- 15 a クランプ面
- 15 b クランプ部
- 16 下型
- 16 a クランプ面
- 16 b キャビティ面
- 17 マーク
- 18 スペーサ部材
- 19 測定基板
- 19 a GNDパターン
- 19 b 入力信号パターン
- 19 c 出力信号パターン
- 20 RF入力コネクタ
- 21 同軸ケーブル
- 22 出力コネクタ
- 23 チップ抵抗
- 24 セラミックコンデンサ
- 25 電解コンデンサ

26 貫通コンデンサ

27 エアトリマーコンデンサ

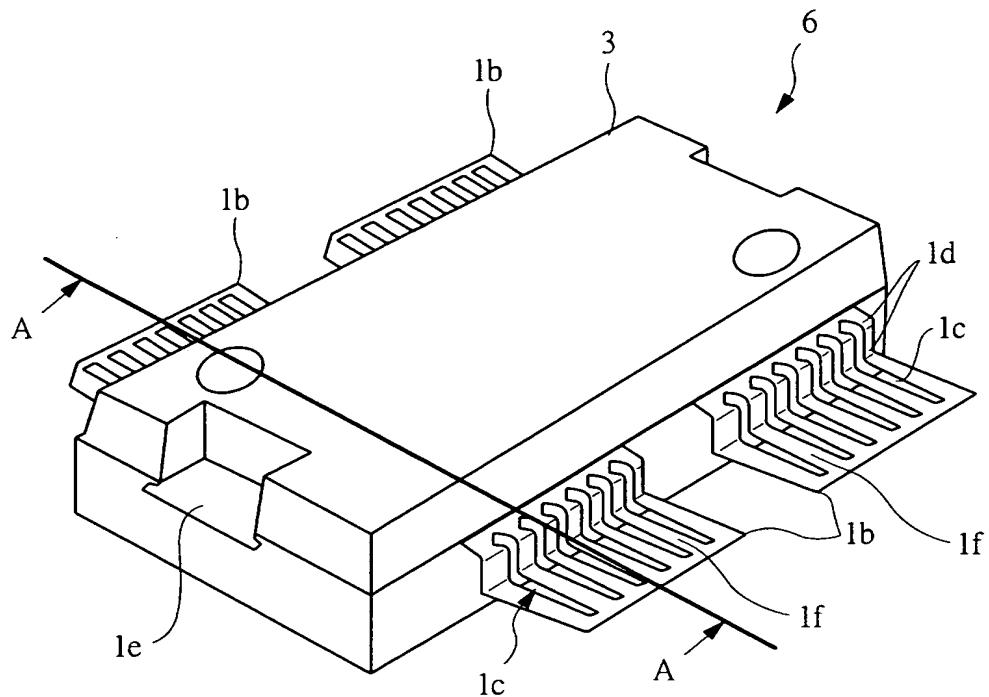
28 押圧板

29 リード押さえ部材

【書類名】 図面

【図1】

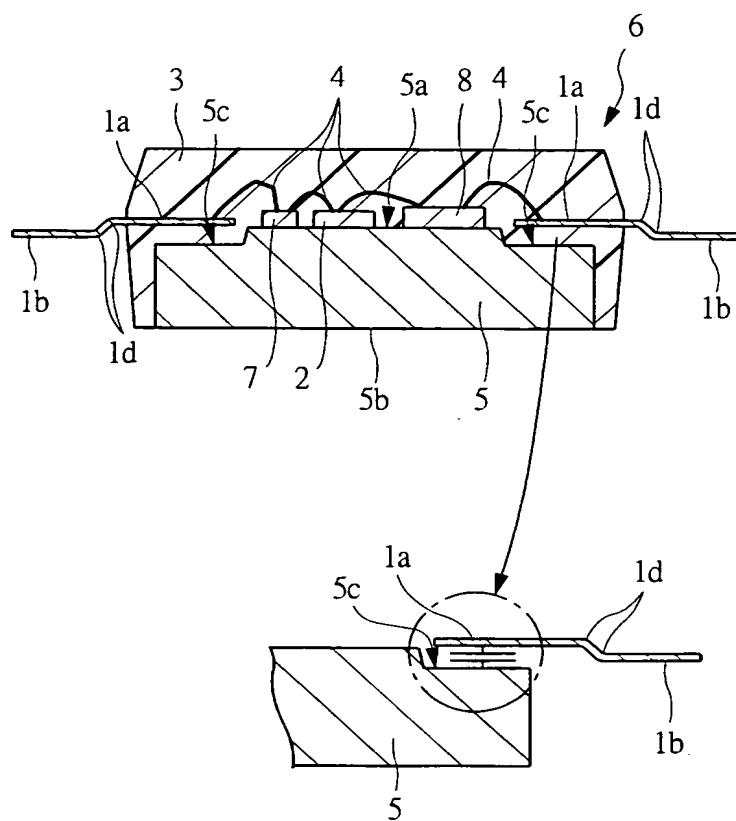
図 1



1b : アウタリード	1f : 個片アウタリード
1c : スリット	3 : 封止体
1d : 曲げ部	6 : MOSFET(半導体装置)
1e : 金属板吊り部	

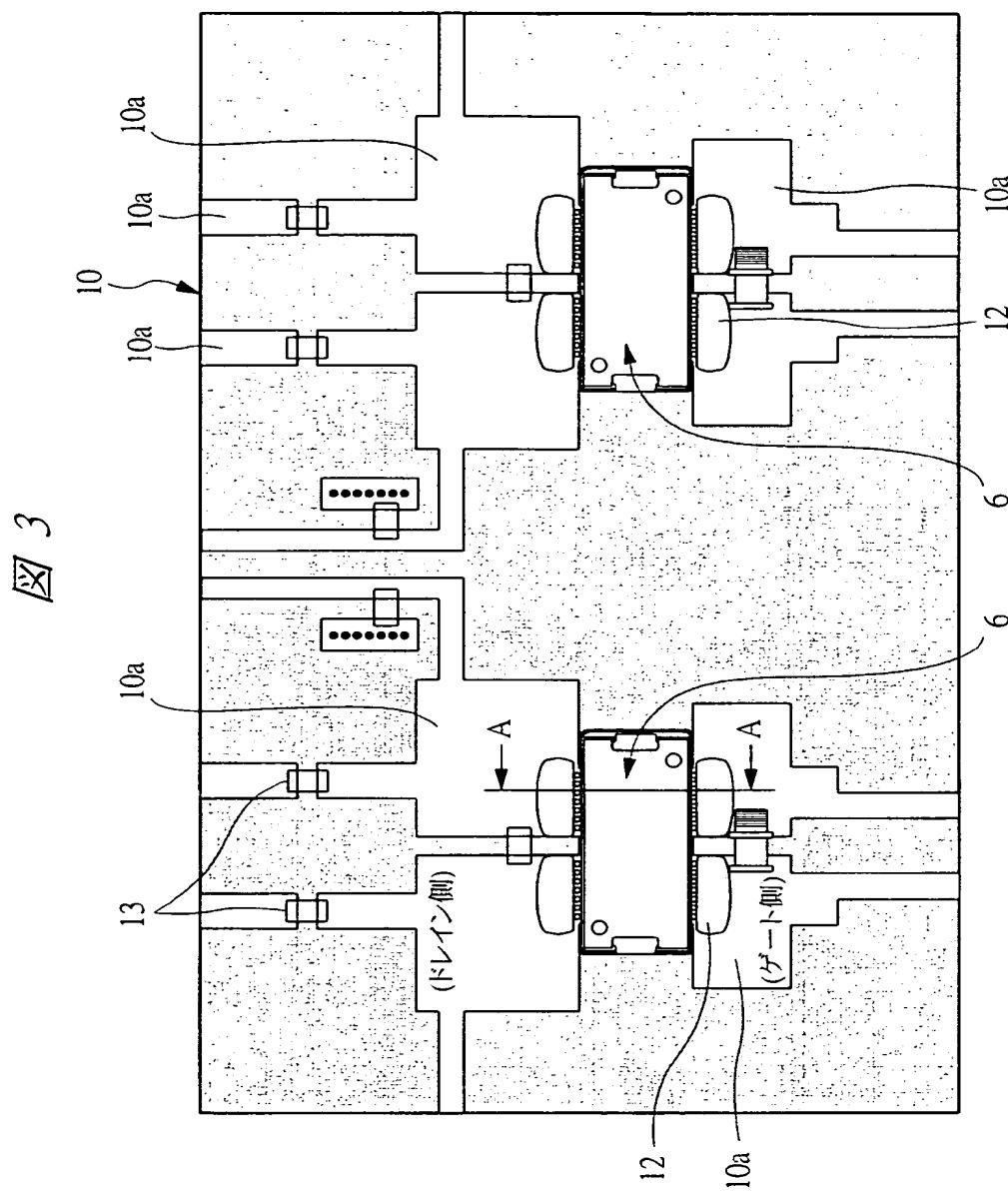
【図2】

図2



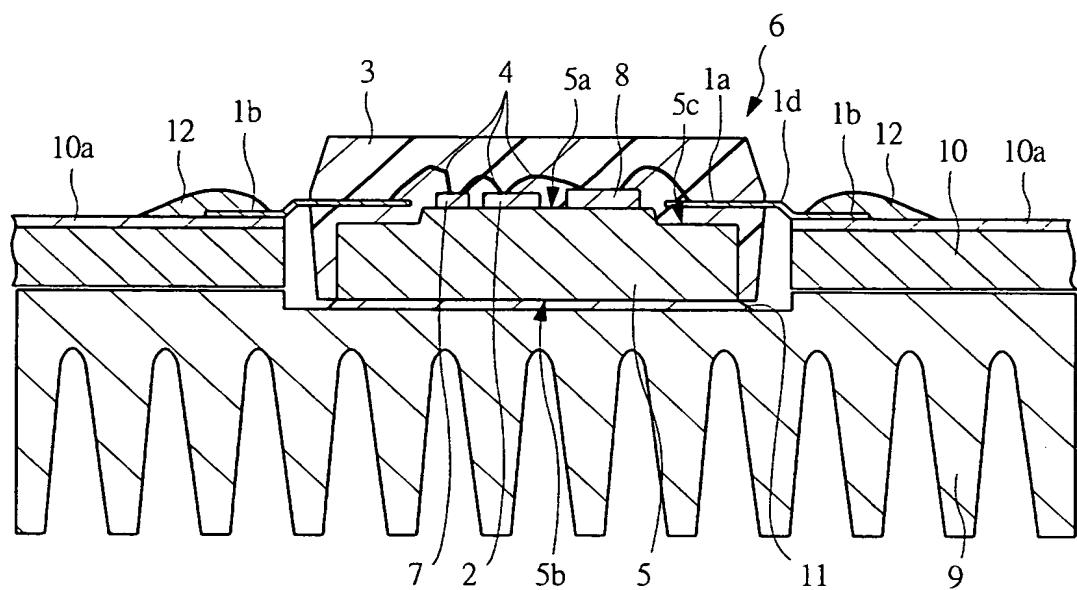
1a : インナリード
 2 : FETチップ
 4 : ワイヤ(金属ワイヤ)
 5 : ヒートシンク(金属板)
 5c : 凹部
 7 : MOS-Cチップ

【図3】

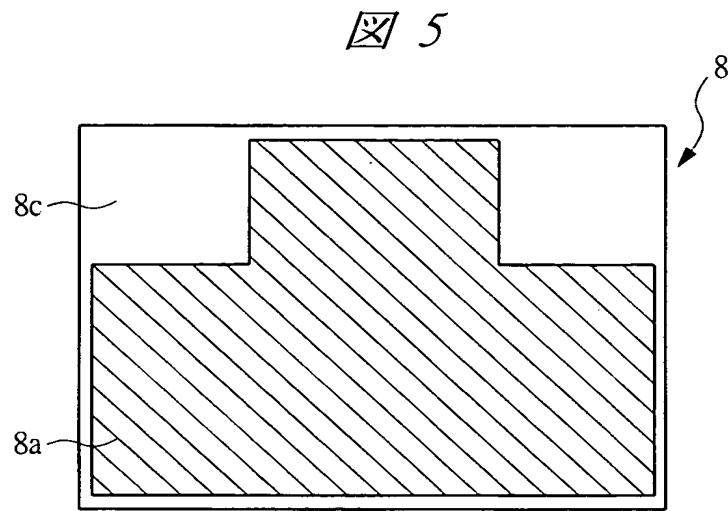


【図4】

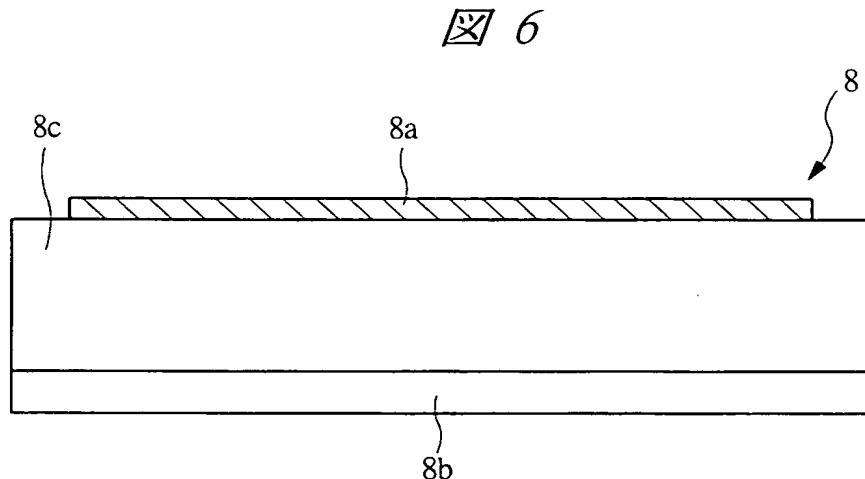
図4



【図5】

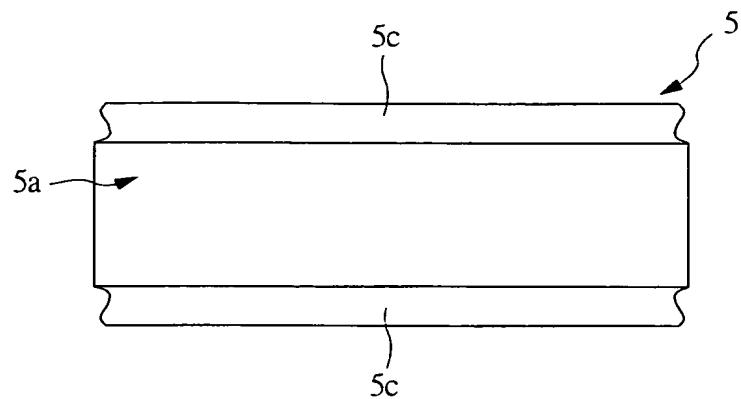


【図6】



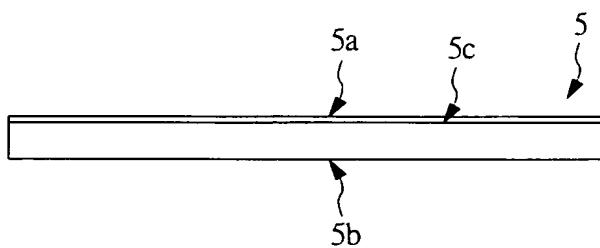
【図7】

図7



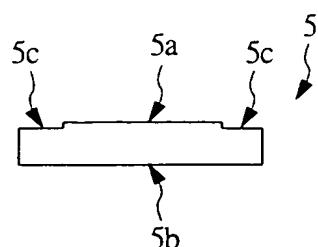
【図8】

図8



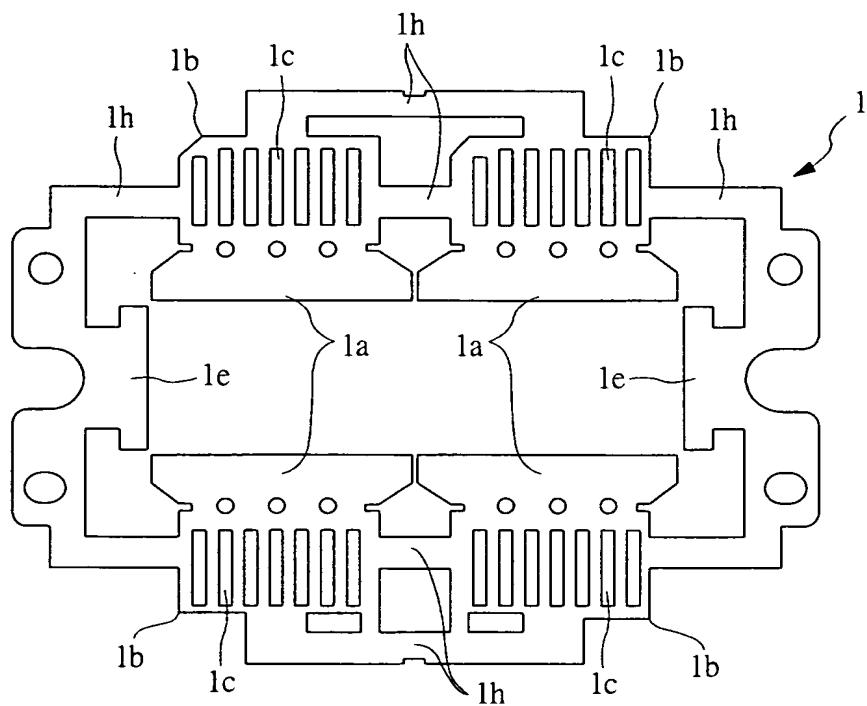
【図9】

図9



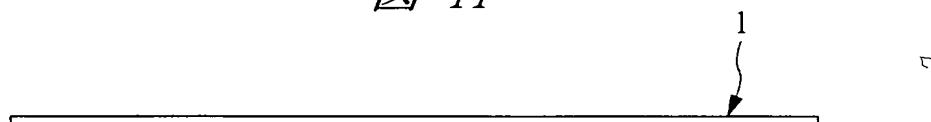
【図10】

図10



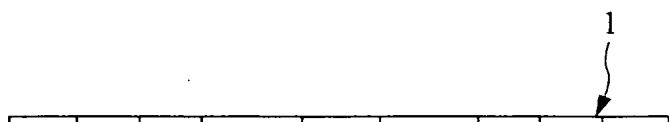
【図11】

図11



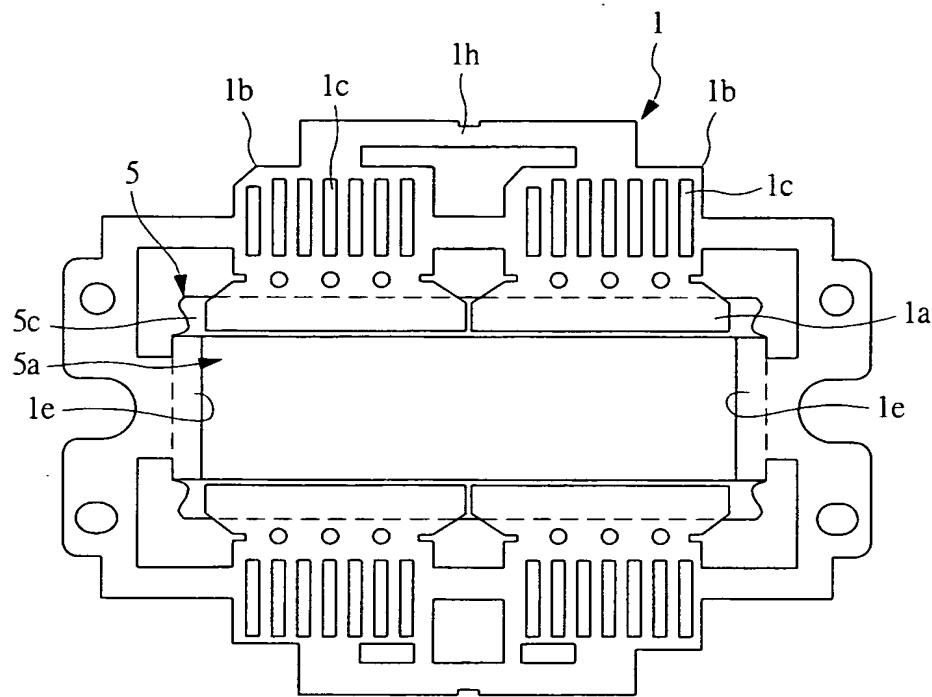
【図12】

図12



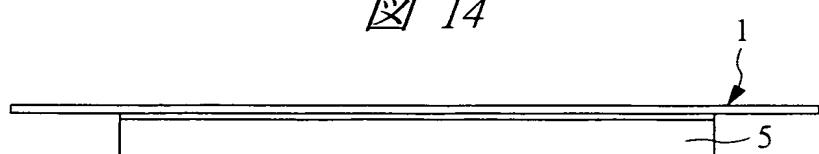
【図13】

図 13



【図14】

図 14



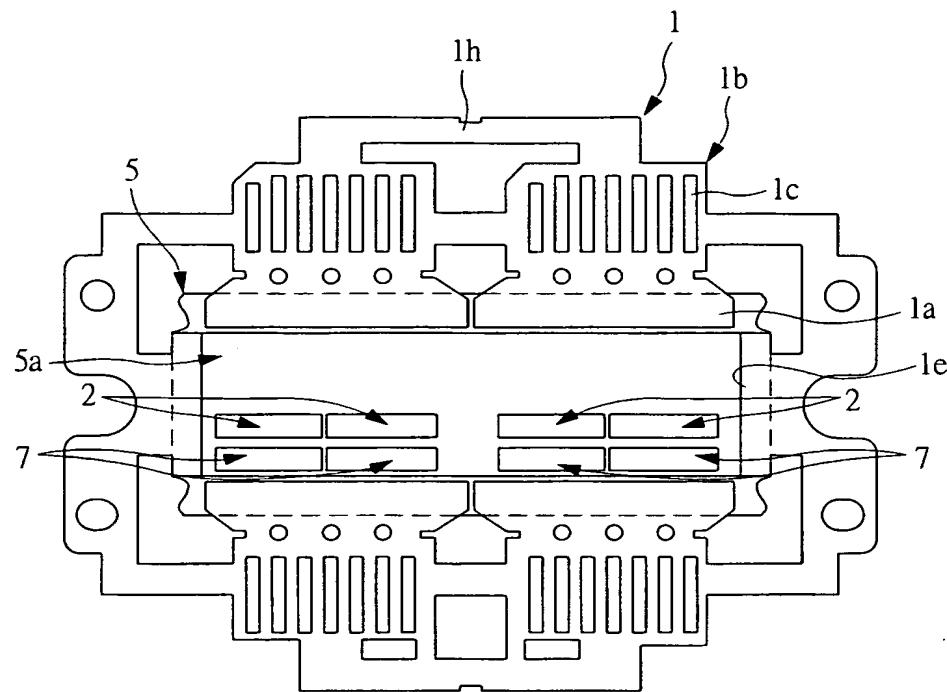
【図15】

図 15



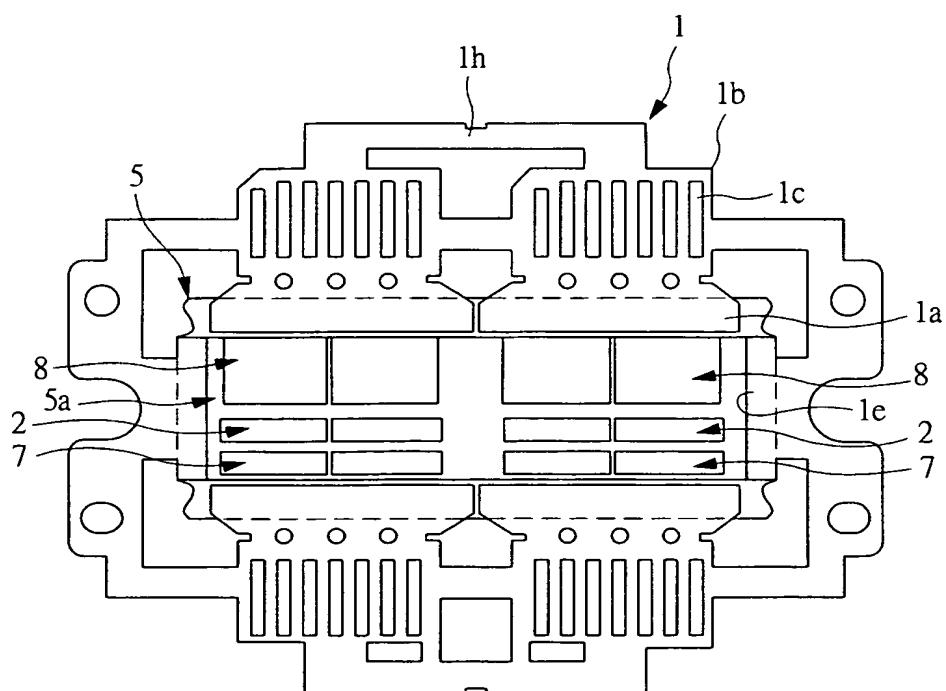
【図16】

図16

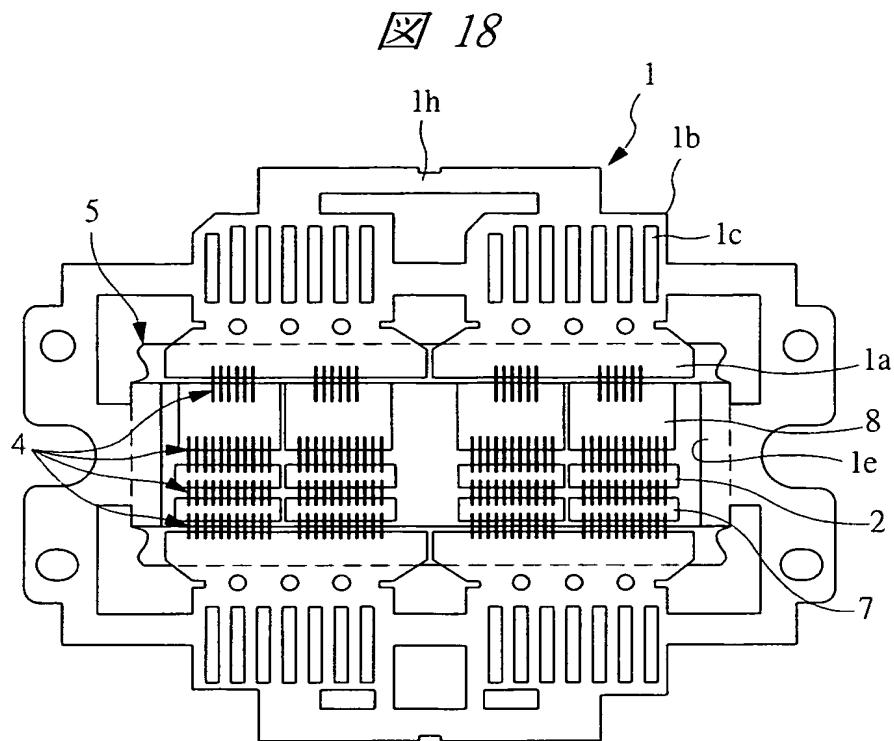


【図17】

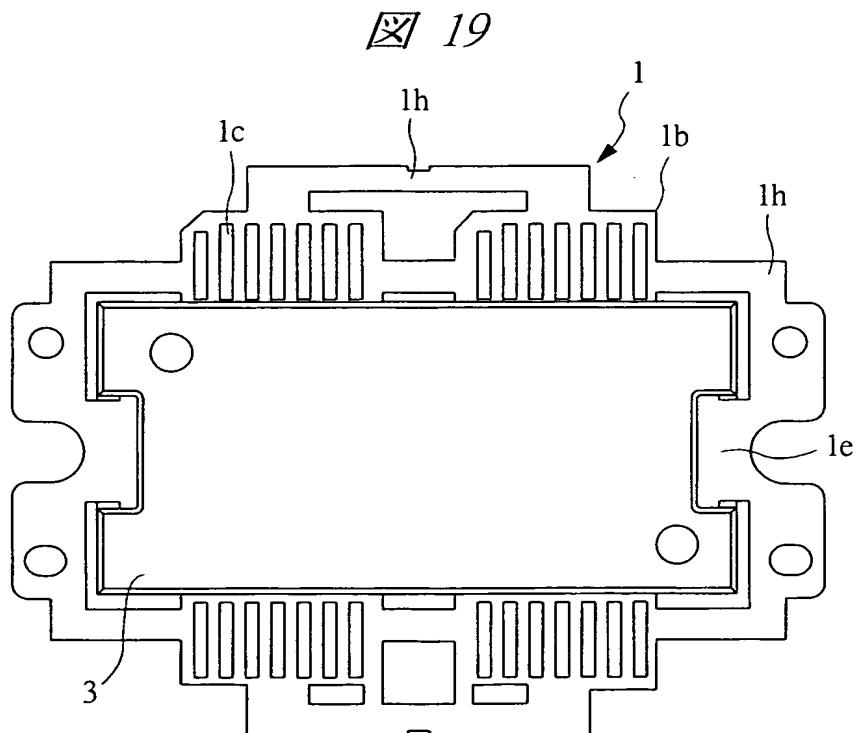
図17



【図18】

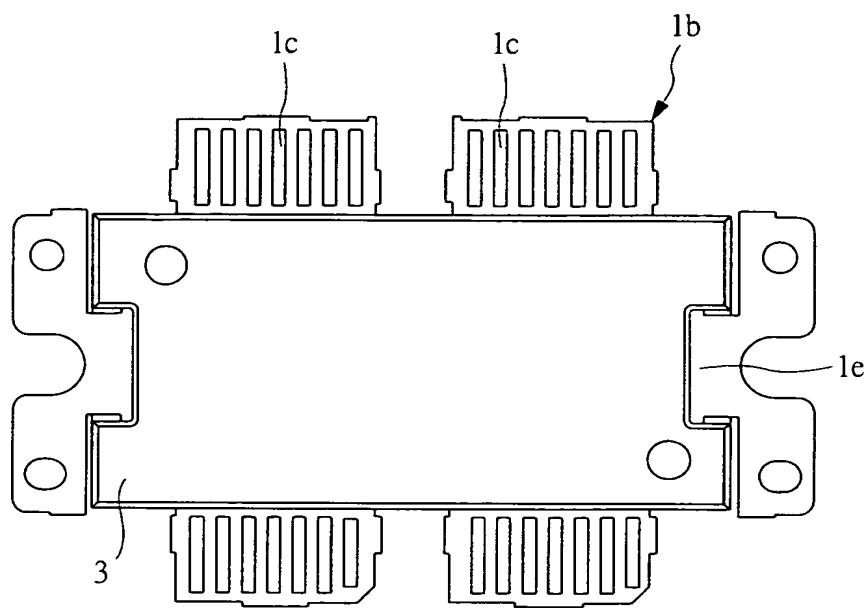


【図19】



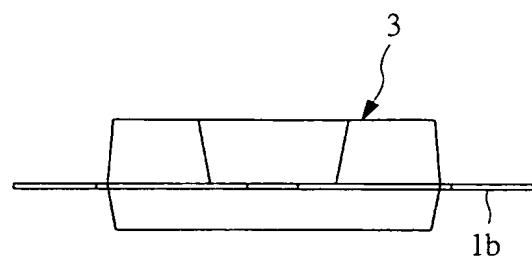
【図20】

図20



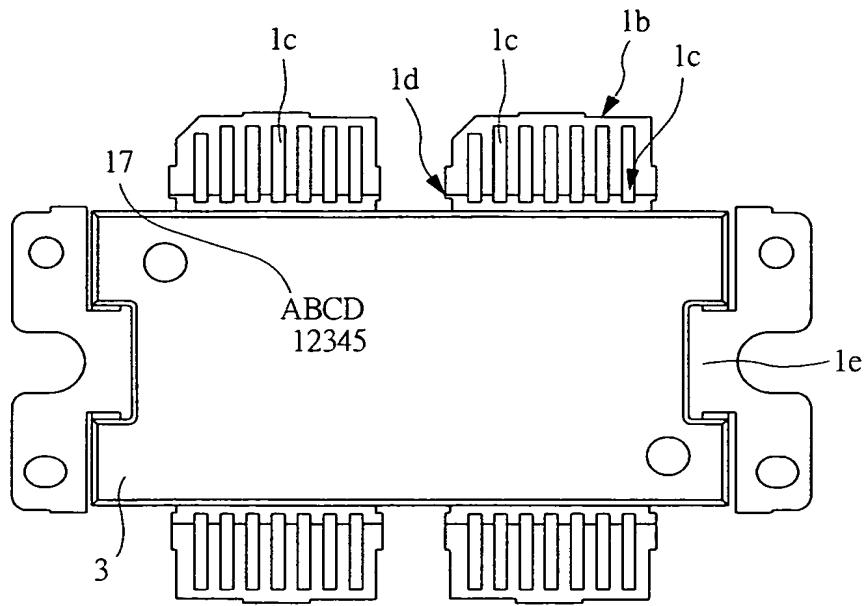
【図21】

図21



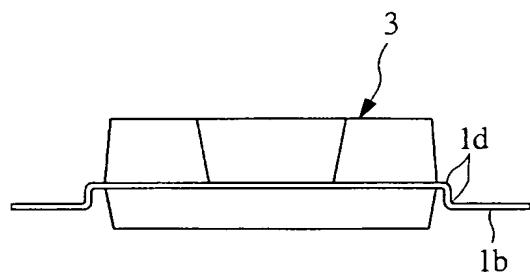
【図22】

図22



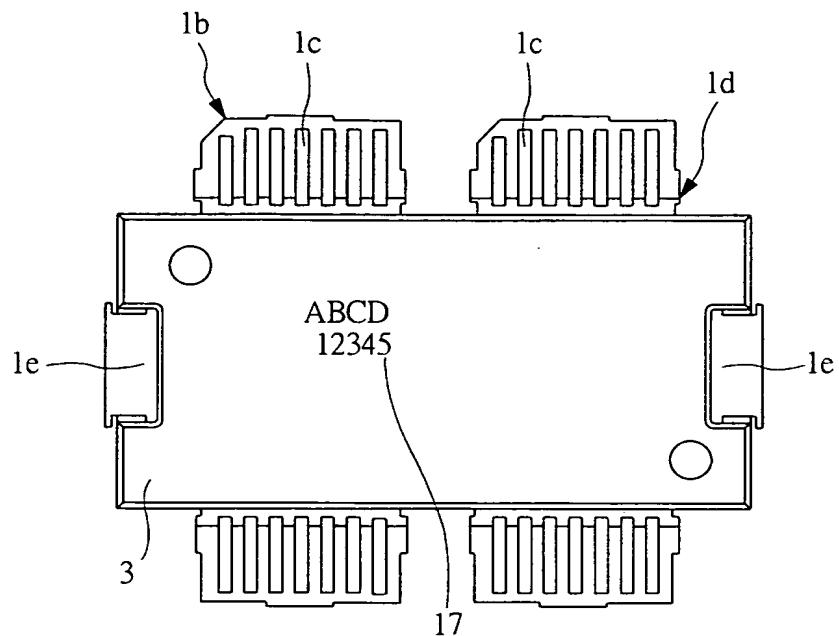
【図23】

図23



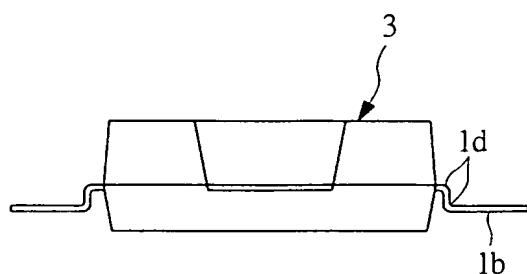
【図24】

図24



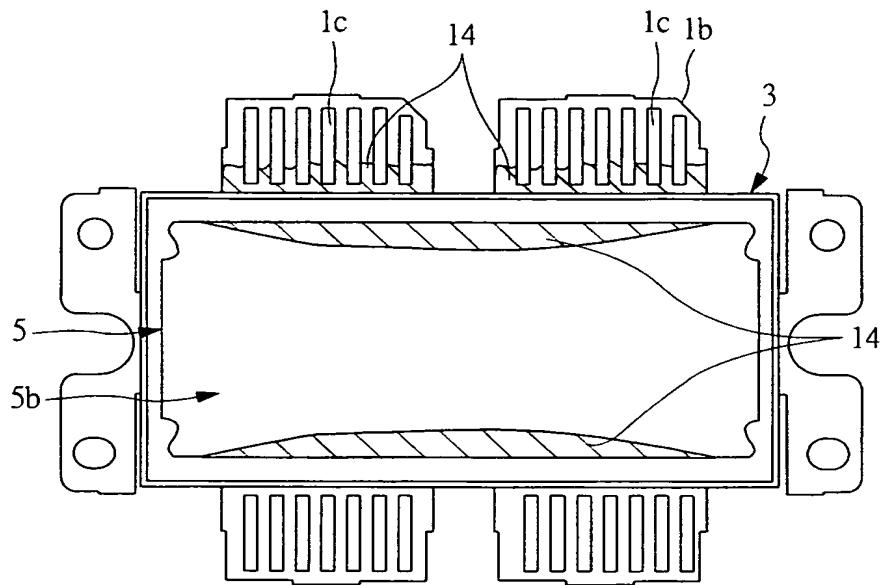
【図25】

図25



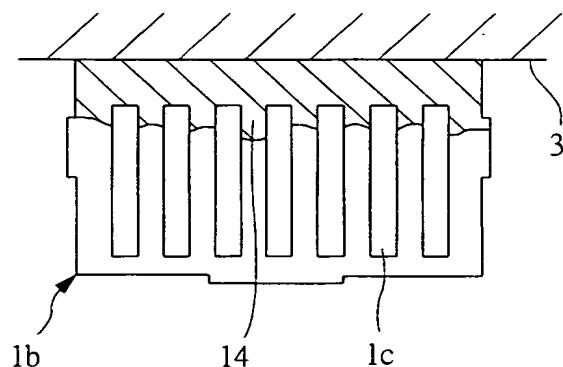
【図26】

図26



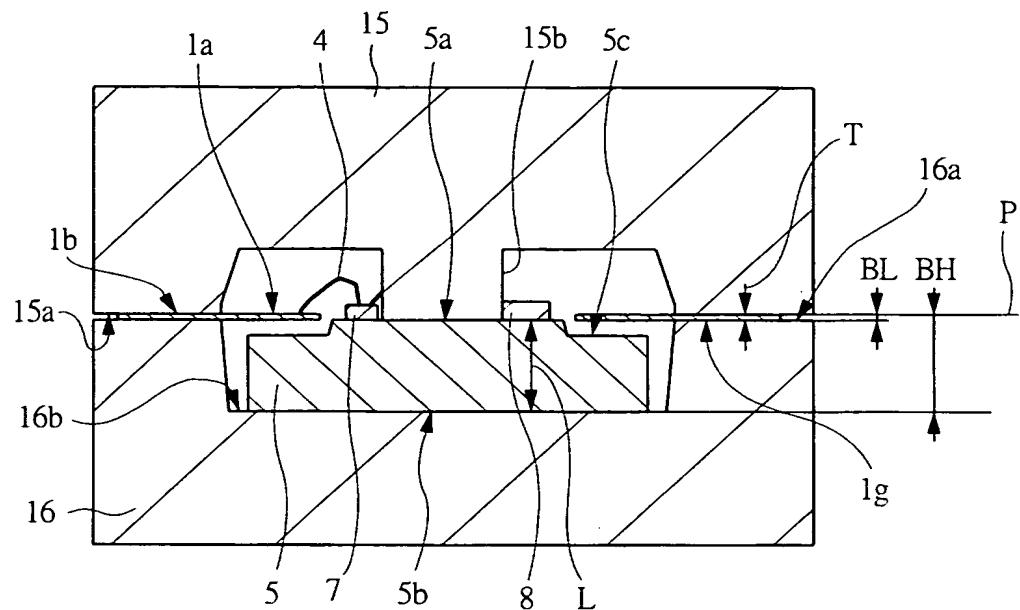
【図27】

図27



【図28】

図28



【図29】

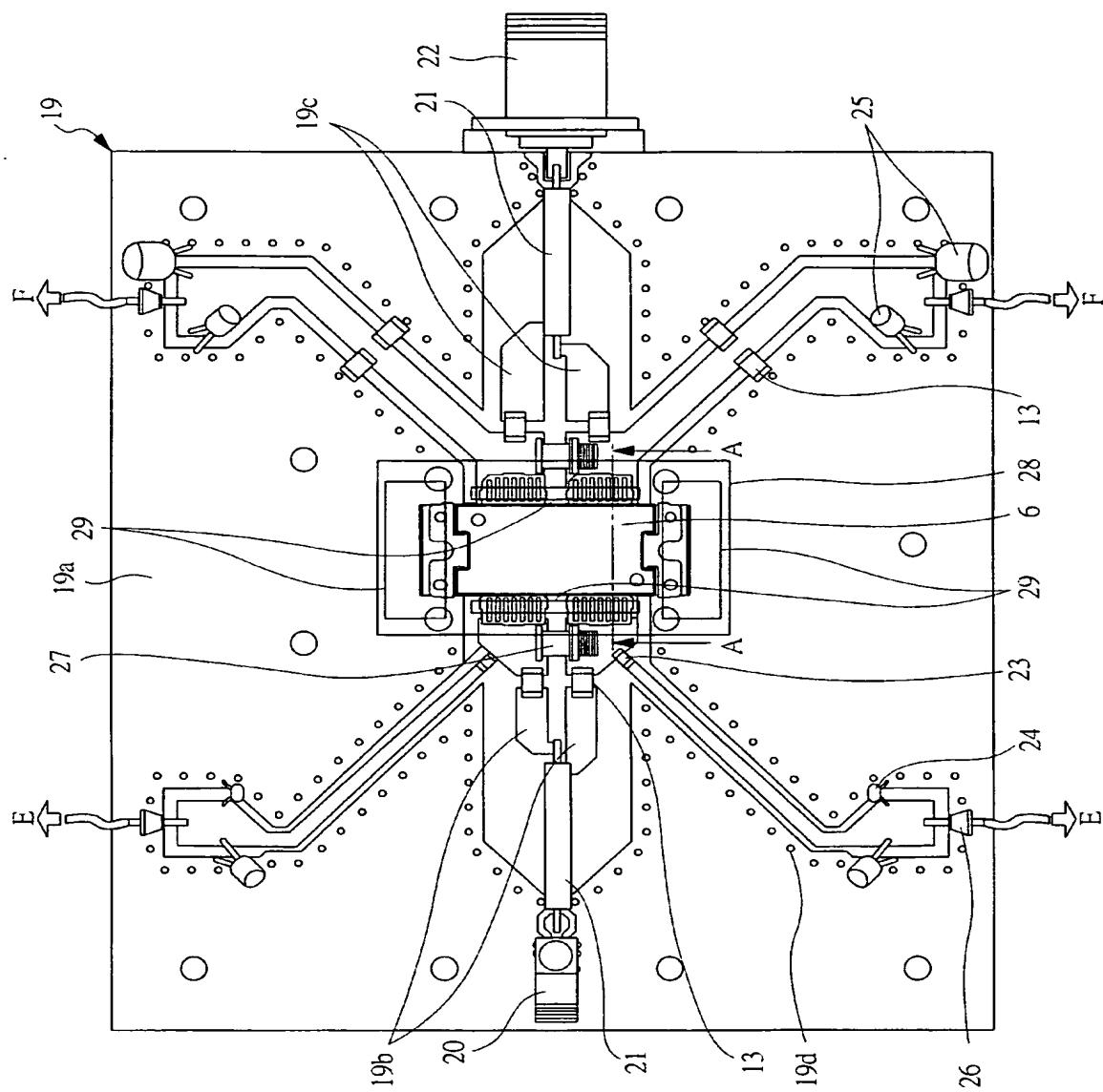
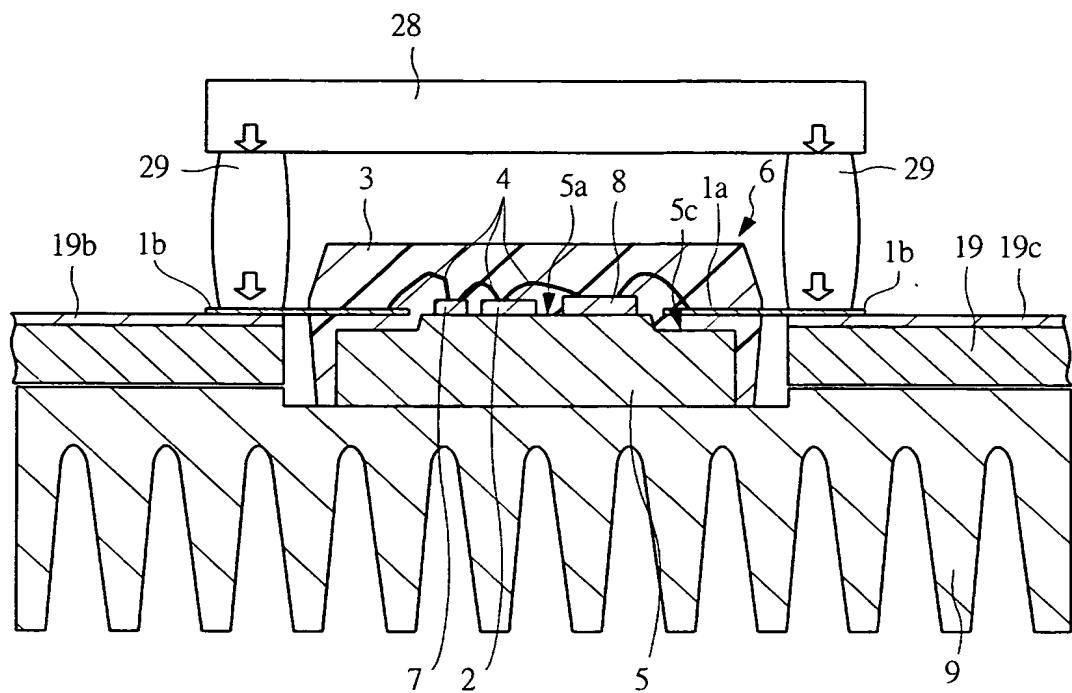


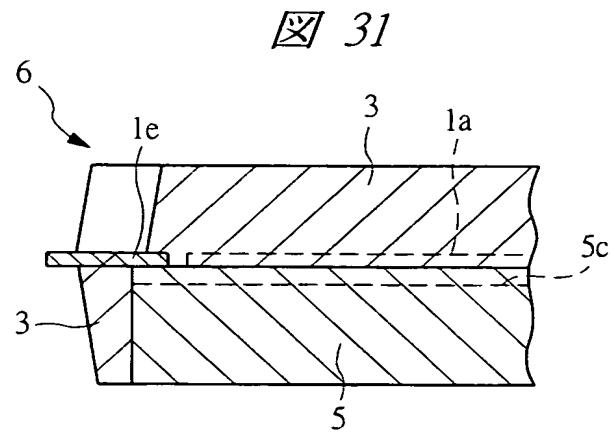
図29

【図30】

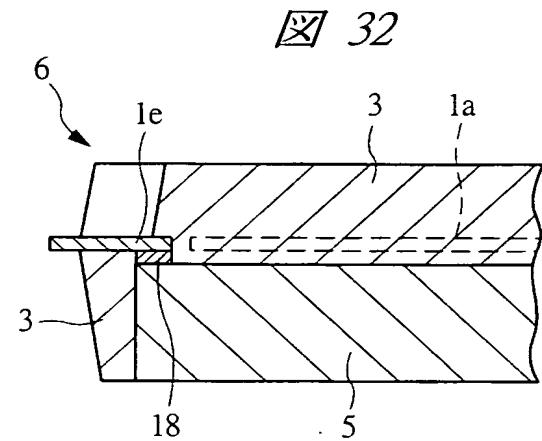
図30



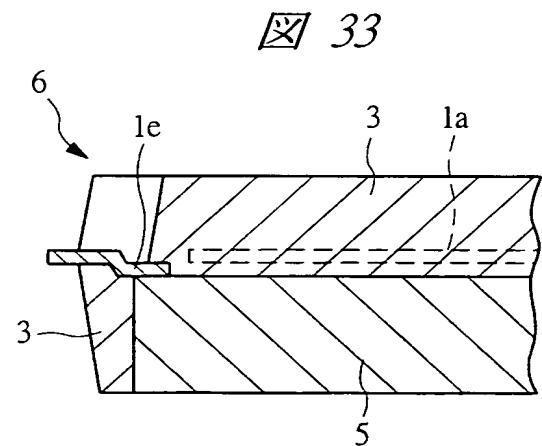
【図31】



【図32】



【図33】



【書類名】 要約書

【要約】

【課題】 信頼性の向上を図る。

【解決手段】 複数の半導体チップが搭載されたヒートシンクと、前記半導体チップと電気的に接続された複数のインナリードと、前記複数の半導体チップと複数のインナリードとを樹脂封止する封止体3と、前記半導体チップの電極とこれに対応する前記インナリードとを電気的に接続する複数のワイヤと、前記インナリードに繋がり、かつ封止体3の外部に露出する幅広のアウタリード1bとを有し、封止体3の外側のアウタリード1bに、アウタリード1bの引き出し方向に細長く延在する複数のスリット1cが形成されており、これにより、MOSFET6実装後にアウタリード1bに熱応力などによってリードストレスが掛かった際に、このリードストレスを緩和させることができ、MOSFET6の信頼性の向上を図ることができる。

【選択図】 図1

【書類名】 出願人名義変更届（一般承継）

【あて先】 特許庁長官 殿

【事件の表示】

【出願番号】 特願2002-364686

【承継人】

【識別番号】 503121103

【氏名又は名称】 株式会社ルネサステクノロジ

【承継人代理人】

【識別番号】 100080001

【弁理士】

【氏名又は名称】 筒井 大和

【提出物件の目録】

【包括委任状番号】 0308729

【物件名】 承継人であることを証明する登記簿謄本 1

【援用の表示】 特許第3154542号 平成15年4月11日付け
提出の会社分割による特許権移転登録申請書 を援用
する

【物件名】 権利の承継を証明する承継証明書 1

【援用の表示】 特願平4-71767号 同日提出の出願人名
義変更届（一般承継）を援用する

【プルーフの要否】 要

認定・付加情報

特許出願の番号	特願2002-364686
受付番号	50301194885
書類名	出願人名義変更届（一般承継）
担当官	鈴木 夏生 6890
作成日	平成15年 9月 3日

<認定情報・付加情報>

【提出日】	平成15年 7月18日
-------	-------------

特願2002-364686

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日
[変更理由] 新規登録
住 所 東京都千代田区神田駿河台4丁目6番地
氏 名 株式会社日立製作所

特願 2002-364686

出願人履歴情報

識別番号 [000233527]

1. 変更年月日 2002年11月15日
[変更理由] 名称変更
住所変更

住 所 東京都青梅市藤橋三丁目3番地2
氏 名 株式会社東日本セミコンダクタテクノロジーズ

2. 変更年月日 2003年 4月18日
[変更理由] 名称変更

住 所 東京都青梅市藤橋三丁目3番地2
氏 名 株式会社ルネサス東日本セミコンダクタ

特願2002-364686

出願人履歴情報

識別番号 [503121103]

1. 変更年月日 2003年 4月 1日

[変更理由] 新規登録

住 所 東京都千代田区丸の内二丁目4番1号
氏 名 株式会社ルネサステクノロジ